



exceet
ELECTRONICS

Designrichtlinien

**Zur Leiterkarten- und
Baugruppenfertigung sowie
Layouterstellung**

exceet electronics GesmbH

Wildbichler Straße 2e / A - 6341 Ebbs

Tel: +43 5373 43143-0

Fax: +43 5373 43143-888

info@exceet.at

www.exceet-electronics.at

Doku-Nr.: PE3085, Version: 9

Inhaltsverzeichnis

Inhaltsverzeichnis	2
1 Vorwort	3
1.1 Überblick	3
Leiterplatte	3
Surface Mounted Technology	3
Through Hole Technology	3
2 Leiterplatte	4
2.1 Min/Max Leiterplatten- bzw. Nutzengrößen.....	4
2.2 Nutzugestaltung.....	5
2.3 Basismaterial.....	5
2.4 Leiterplatten-Aufdruck.....	5
2.5 Schichtdicke Leiterplattenoberfläche	5
2.6 Oberfläche der Pads.....	6
2.7 Lötstopmaske	6
2.8 Freifläche für Barcode-Labels.....	6
2.9 Passmarken	6
2.9.1 Leiterplattenpassmarke	6
2.9.2 Inkmarken (X-out).....	7
2.9.3 Offset-Passmarke.....	7
2.9.4 Empfohlene Passmarke	7
2.10 Nutzentrennen.....	7
2.11 Datensatz	8
3 SMT	9
3.1 Bauteilverpackungsformen	9
3.2 Pad-Geometrie	9
3.3 Hinweis zu BGAs.....	9
3.4 Bestückdaten.....	10
3.4.1 Beispiel	10
3.5 SMT-Lötprozess	10
3.5.1 Doppelseitig	10
3.5.2 Lötprofil Dampfphase	11
3.5.3 Lötprofil Reflow	11
4 THT	12
4.1 Bauteilanordnung	12
4.1.1 Selektives Wellenlöten	12
4.2 Lötprofil Welle.....	12
5 Prüfbarkeit einer Baugruppe	13
5.1 Konstruktive Designregeln.....	13
5.1.1 Kontaktierung.....	13
5.1.2 Fangbohrungen.....	13
5.1.3 Testpunkte	13
5.2 Elektrische Designregeln.....	13
5.2.1 Stombelastung bei Funktionstests	13
5.2.2 Serienwiderstandsarrays / Serienwiderstände	13
5.2.3 Kelvinmessung (4-Draht Messung).....	13
6 Lackierbarkeit einer Baugruppe	14
7 Referenzen	14
8 Ansprechpartner	14
9 Haftungsausschluss	15

1 Vorwort

Dieses Dokument beinhaltet die Design-Richtlinien bzw. Anforderungen um Flachbaugruppen bei Firma exceet electronics in höchster Qualität produzieren zu können. Sollte es aus irgendwelchen Gründen Abweichungen geben, müssen die technischen Gegebenheiten im Detail geklärt werden.

1.1 Überblick

Leiterplatte

In diesem Abschnitt werden alle für eine fertigungsgerechte Leiterplatte relevanten Voraussetzungen behandelt (Maß / Toleranzen, Eigenschaften, Fiducials, Oberfläche, Nutzengestaltung, ...).

Surface Mounted Technology

Es sind einige Designregeln für die Gestaltung von SMT-Layouts (Padgeometrien, Bauteiabstände, ...) zusammengefasst. Weiters ist das optimale Datenformat für die Bestückkoordinaten und die fertigungsgerechte Bauteilverpackung ein Thema.

Through Hole Technology

Es wird auf die richtige Anordnung von THT-Bauteilen eingegangen, um ein optimales Wellenlötergebnis erzielen zu können. Weiters wird für Mischbestückungen (SMT /THT) eine Empfehlung für einzuhaltende Bauteil-Abstände gegeben.

2 Leiterplatte

Die Abnahmekriterien für Leiterplatten werden bei Fa. exceet electronics nach IPC-A-600 erwartet.

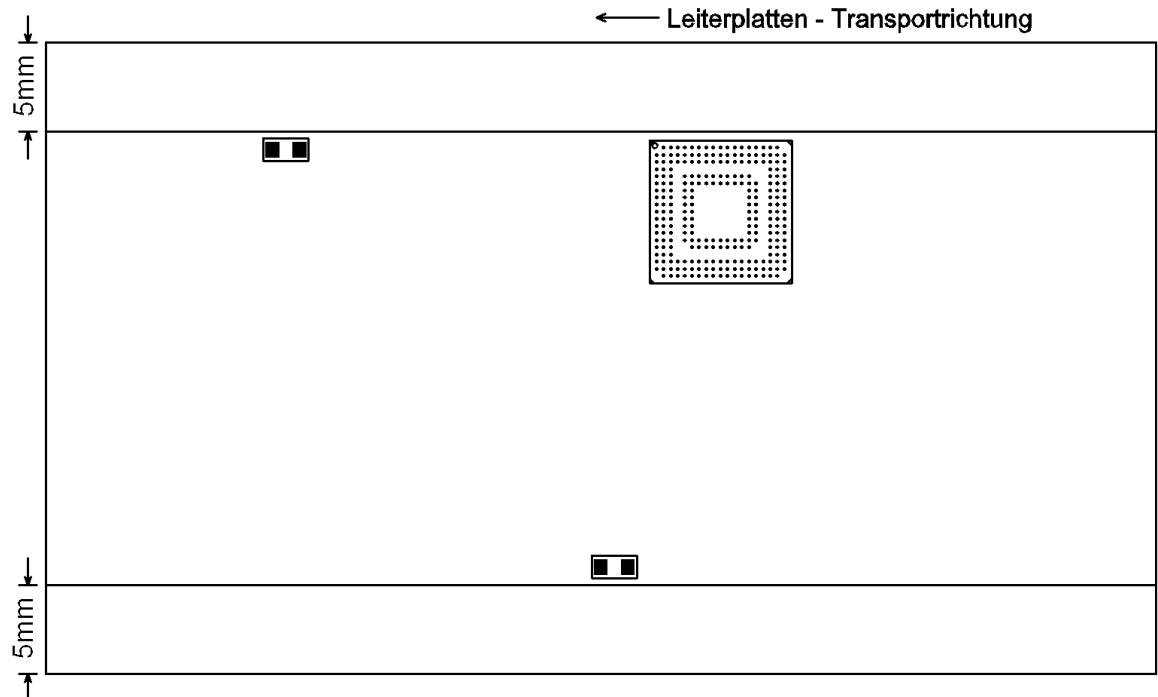
2.1 Min/Max Leiterplatten- bzw. Nutzengrößen

Bestück-Automaten		LP Breite	LP Länge	Dicke	Bauteilegröße
Siemens 1 (D1 und D2)	Min.	50 mm	50 mm	0,3 mm	0201 Bauteile
	Max.	460 mm	460 mm	4,5 mm	
Siemens 2 (D1 und D2)	Min.	50 mm	50 mm	0,3 mm	0201 Bauteile
	Max.	460 mm	460 mm	4,5 mm	
AOI		LP Breite	LP Länge	Dicke	Bauteilegröße
VI 3K2	Min.	50 mm	50 mm	0,5 mm	
	Max.	410 mm	530 mm	5 mm	
Siebdrucker		LP Breite	LP Länge	Dicke	Pads v. Rand
Horizon 265	Min.	50 mm	40 mm	0,4 mm	0,3 mm
	Max.	510 mm	508 mm	6 mm	-----
Wellenlöten		LP Breite	LP Länge	Dicke	Unterseite Löten
Seho MWS - 2340					
	Min.	--	--		-----
	Max.	500 mm	400 mm		6,00 mm
Dampfphase / Reflow		LP Breite	LP Länge	Dicke	
Asscon VP 53	Min.	--	--		
	Max.	500 mm	350 mm		
Asscon VP 56	Min.	--	--		
	Max.	600 mm	500 mm		
Reflow Seho	Min.	50 mm	50 mm		
	Max.	500 mm	650 mm		
Vakuuieren		LP Breite	LP Länge	Dicke	
NT1/46N (Boss)	Min.	--	--		
	Max.	500 mm	350 mm		
Sonstiges		LP Breite	LP Länge	Dicke	
Nutzentrenner Maestro 4M (CAB)	Min.	--	--		
	Max.	450 mm	350 mm		
Siebreinigungsanlage Sys 152 / 2000	Max.	650 mm	650mm		Druckschablonen/LP,s

2.2 Nutzengestaltung

Zum Transportieren und Klemmen der Leiterplatte muss ein Abstand von SMT-Bauteilen zum Rand von mind. **5mm** eingehalten werden.

Können die 5mm nicht eingehalten werden, dann ist Rücksprache mit NPI oder CAD der Fa. exceet electronics erforderlich. Eventuell muss ein Nutenaufbau oder Abbruchrand vorgesehen werden.



2.3 Basismaterial

FR4 (Standard bei Fa. exceet electronics)

Ist der Einsatz anderer Basismaterialien gewünscht / erforderlich, dann ist Rücksprache mit CAD der Fa. exceet electronics zu halten.

2.4 Leiterplatten-Aufdruck

Die Mindestbreite vom Aufdruck und der Mindestabstand zu Pads betragen 0,2mm. Es dürfen keinesfalls Pads überdruckt werden.

Es sind verschiedene Farben (nach Wunsch) umsetzbar - Standard ist weiß.

2.5 Schichtdicke Leiterplattenoberfläche

Die Schichtdicke der Leiterplattenoberfläche muss auch ein mehrmaliges Löten mit ausreichender Benetzung gewährleisten.

Folgende Schichtdicken werden gefordert:

- Chemisch Zinn (Sn) $\geq 1,0\mu$
- Chemisch Silber (Ag) $\geq 0,15\mu$
- Chemisch Nickel-Gold (Ni-Au) 3u bis 6u / 0,05u bis 0,12u
- Hot Air Leveling (HAL) (bleifrei) $\geq 1\mu \leq 25\mu$
- Galvanisch Gold typisch 1,0u

2.6 Oberfläche der Pads

Um eine lötbare Oberfläche zu erhalten, sind folgende Verfahren unter Berücksichtigung der Wirtschaftlichkeit und Kundenwunsch bevorzugt.

- Chemisch Zinn (Sn) (nach Kundenwunsch)
- Chemisch Silber (Ag) (nach Kundenwunsch)
- Chemisch Nickel-Gold (Ni-Au) **(Standard bei Fa. exceet electronics)**
- Hot Air Leveling (HAL) (bleifrei) (nach Absprache)
- Organischer CU-Anlaufschutz (OSP) (nach Absprache)

2.7 Lötstopmaske

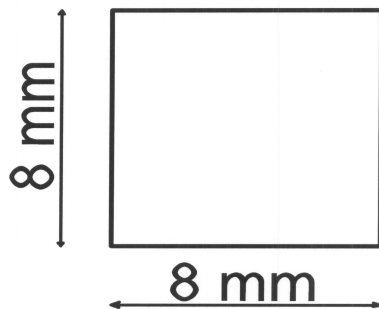
Die Ausnehmungen sollten in den Daten gleich groß wie die Pads sein, da der Leiterkartenhersteller die erforderlichen Anpassungen selbst durchführt.

Wenn möglich sollte auch zwischen Fine-Pitch Pads Lötstoplack vorgesehen werden.

Vias sollen einseitig mit Lötstoplack bedeckt sein, außer diese werden als Testpunkte verwendet.

2.8 Freifläche für Barcode-Labels

Für unser 2D-Barcode-Label sollte nach Möglichkeit auf der Leiterplatte eine Freifläche von 8 x 8mm vorgesehen werden.



2.9 Passmarken

Prinzipiell unterscheidet man zwischen 2 Arten von Passmarken auf der Leiterplatte.

2.9.1 Leiterplattenpassmarke

Um einen Bezugspunkt auf der Leiterplatte zu haben, sollten sich mind. 2 Passmarken auf der Leiterplatte, möglichst in diagonaler Richtung und in max. Distanz voneinander befinden. Auch bei einseitig bestückten Baugruppen müssen die Passmarken beidseitig vorhanden sein.

Ideal ist für die 2 Passmarken unterschiedliche Formen zu verwenden - Dies ist besonders bei symmetrischen Baugruppen wichtig.

Mind. Abstand der Passmarke zum Leiterplattenrand

X - Richtung	Y - Richtung
5mm	5mm

Für Leiterplatten im Nutzen müssen im Nutzen mind. zwei zusätzliche Passmarken vorgesehen werden. Für die Positionierung dieser gelten dieselben Regeln wie auf der Leiterplatte.

2.9.2 Inkmarken (X-out)

Bei Leiterplatten im Mehrfachnutzen sollte für jede einzelne Leiterplatte eine eigene „Inkmarke“ vorgesehen werden. Diese Marke sollte sich am Nutzenrand in unmittelbarer Nähe zur zugehörigen Leiterplatte befinden.

Bei Schlechtteilen im Nutzen wird die entsprechende Marke vom Leiterplattenhersteller überklebt (unlesbar gemacht).

Empfohlene Markengeometrie siehe 2.9.4

2.9.3 Offset-Passmarke

Bei größeren Leiterkarten mit Fine-Pitch Bauteilen sollten ca. alle 10cm zwei Offset-Marken vorgesehen werden.

Die Offset-Marken für die Bauteile müssen unbedingt außerhalb der Bauteilkontur liegen!

2.9.4 Empfohlene Passmarke

Die Oberfläche der Marke muss glatt (eben) und frei von Stopplack sein!

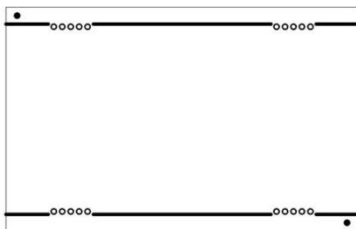
Folgende Marken-Formen sollten bevorzugt werden:

- Kreis (1,6mm Durchmesser)
- Raute, Quadrat
- Kreuz, Doppelkreuz, ...

2.10 Nutzentrennen

Zum Trennen der Nutzen muss ein Mindestabstand von 0,5mm zwischen letzter Leiterbahn bzw. Kupferfläche und Außenkontur (auch in Innenlagen - Power-Planes) der Leiterplatte eingehalten werden.

- Min. 5mm Bauteilabstand von Leiterplattenrand bzw. Ritzkante beachten
- Gleichmäßige Ritztiefe auf Top/Bot - Seite beachten
- Bei gefräster Außenkontur sollen die Sollbruchbohrungen in die Leiterplatte gesetzt werden
→ keine Nacharbeit notwendig



2.11 Datensatz

Die Leiterplattendaten müssen folgende Informationen beinhalten:

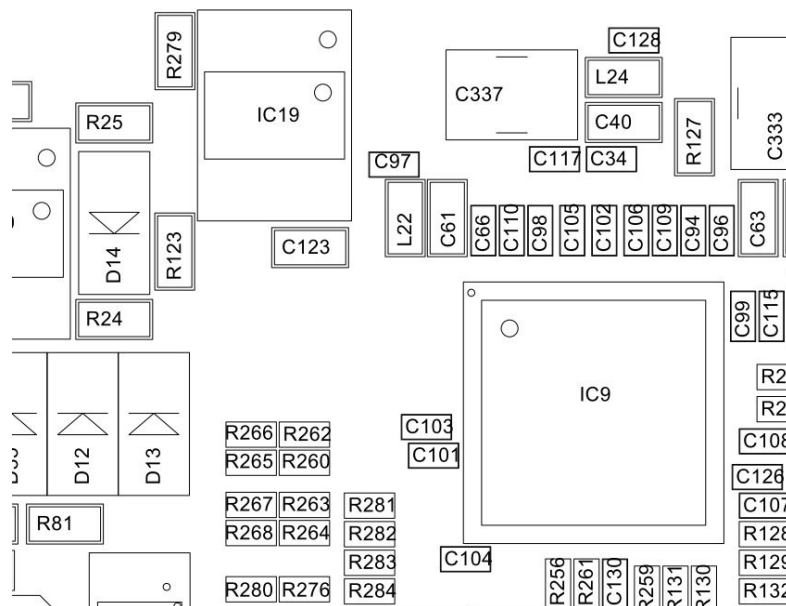
- Lagen im Extended-Gerber Format
- Readme-Datei mit Angaben für:
 - Basismaterial
 - Leiterkartenstärke
 - Kupfer-Stärke
 - Oberfläche
 - Farbe Lötstopplack
 - Bestückaufdruck *
 - Lagenaufbau / Legende Gerber-Daten Namen
 - besondere Hinweise
- Bohrdaten (separates File für DK und NDK) im Excellon-Format
- Pastenlage
- Designfile für optische Kontrolle und den InCircuit-Test (ODB++, Cadif, für Eagle Designs brd-Datei oder Fabmaster)

* Hinweise zum Bestückaufdruck:

Der Bestückaufdruck/Bestückungsplan muss folgende Informationen enthalten:

- Sämtliche bestückbaren Bauteile (auch nicht bestückte Positionen)
- Bauteilumrisse
- Bauteilnamen
- Kennzeichnung von gepolten Bauteilen (Markierung, Pin 1, ...)

Muster:



3 SMT

3.1 Bauteilverpackungsformen

- Gurt (Rolle) (bevorzugt)
- Tray (Wafer) (bevorzugt)
- Stangen (Stick) (nur für Kleinserien)

Die Bauteile müssen für Maschinenbestückung geeignet sein. Bei Sonderbauformen bzw. Steckern ist darauf zu achten, dass die Bauteile mit Pick & Place Pad lieferbar sind - ansonsten Rücksprache mit NPI der Fa. exceet electronics (es können eventuell Aufnahmeversuche gemacht oder Sondertools angefertigt werden).

3.2 Pad-Geometrie

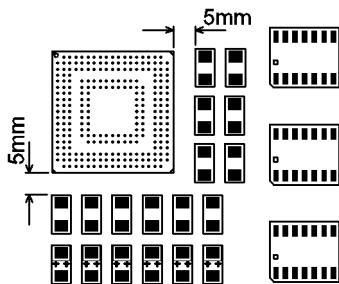
Prinzipiell gibt es für jedes Bauteil ein "Land Pattern", welches die Empfehlung vom Hersteller für die Padgeometrie darstellt.

Optimale PAD-Geometrien werden auch ausführlich von der IPC-Norm beschrieben. Hierzu kann ein Land Pattern Generator genutzt werden:

<http://www.pcblibraries.com/>

3.3 Hinweis zu BGAs

Damit eine optische Kontrolle oder Rework (entlöten) eines BGAs möglich ist müssen folgende Mindestabstände zu benachbarten Bauteilen eingehalten werden.



BGA Umgebung auf der Leiterplatte

3.4 Bestückdaten

Achtung: Koordinaten-Daten für SMT-Bestückung sollen folgende Informationen beinhalten.

- Bestückposition aller bestückbaren Bauteile (inkl. nicht bestückter Positionen)
- Bauteilbezeichnung / Bauform
- X-Koordinaten vom Bauteilmittelpunkt (Einheit = mm)
- Y-Koordinaten vom Bauteilmittelpunkt (Einheit = mm)
- Drehung

Die Position der Fiducials (Passmarken) muss ebenfalls im Koordinaten-File enthalten sein!
Der Nullpunkt der xy-Koordinaten muss sich auf die linke untere Leiterkartenecke beziehen.

Die Daten müssen durch ein eindeutiges Trennzeichen separiert werden.

3.4.1 Beispiel

Format:

Bestückposition|Bauteilbezeichnung|X-Koordinate|Y-Koordinate|Drehung

```
D5|0805LED_KPT2012MGC|38.418|29.210|270.0
D6|0805LED_KPT2012MGC|38.418|24.130|270.0
D7|0805LED_KPT2012SYC|59.055|66.358|90.0
F1|EIA481-2_SMD2920P075TS|43.180|26.670|270.0
IC1|TQFP44_T89C51CC01UA|35.560|56.515|0.0
IC2|SO08_82C251T|45.085|5.080|180.0
IC3|NB|31.750|26.670|0.0
FID1|Fiducial_1|10.000|5.000|0.0
FID2|Fiducial_2|150.000|95.000|0.0
```

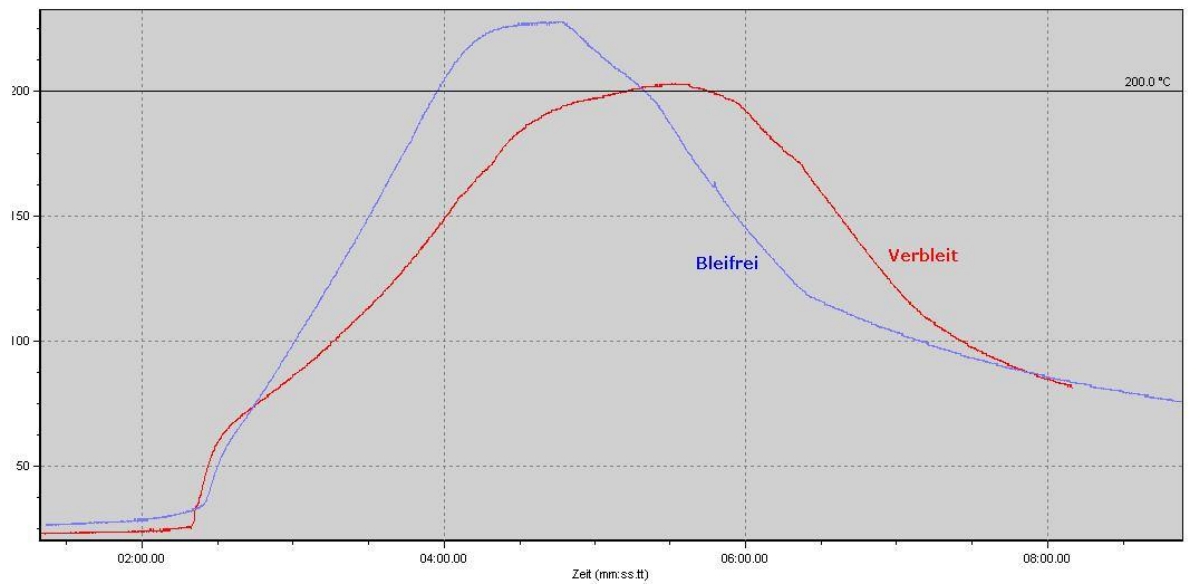
3.5 SMT-Lötprozess

3.5.1 Doppelseitig

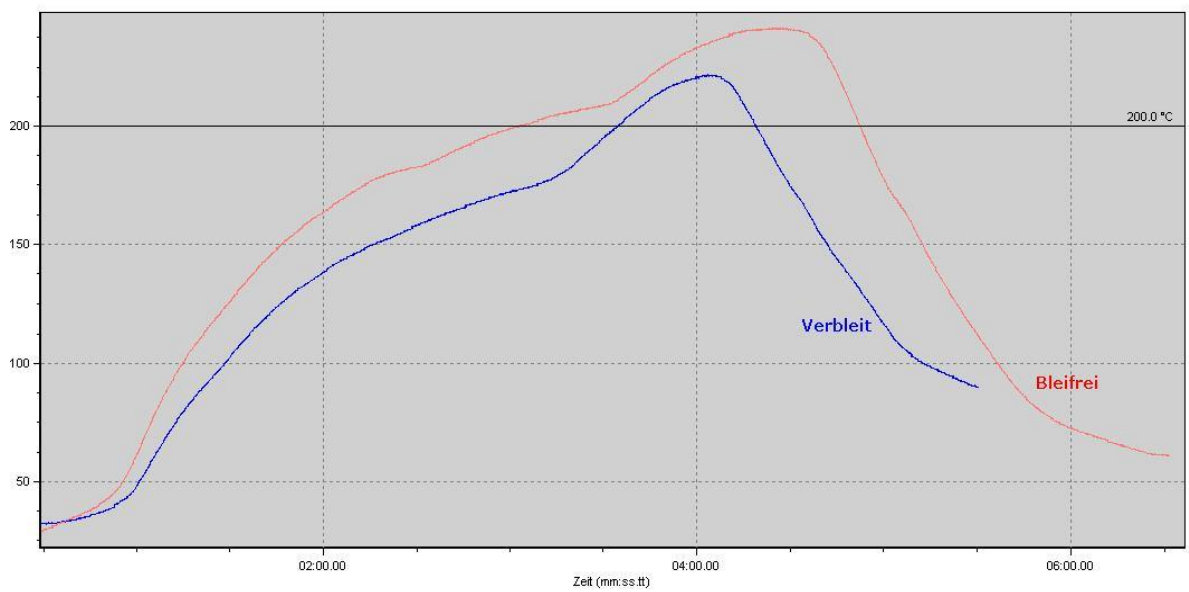
Um zu vermeiden, dass sich Bauteile beim zweiten Lötvorgang von der Leiterplatte lösen, müssen folgende Punkte beachtet werden:

- Die Leiterplatte und die Bauteile müssen den zusätzlichen Temperaturstress ohne Mängel überstehen.
- Die Bauteile sind auf der Leiterplatte so anzuordnen, dass sich auf einer Leiterplattenseite die leichten und auf der anderen Leiterplattenseite die schweren Bauteile befinden. Dies ist Voraussetzung damit sich beim zweiten Lötvorgang kein Bauteil von der Leiterplatte löst.

3.5.2 Lötprofil Dampfphase



3.5.3 Lötprofil Reflow



4 THT

4.1 Bauteilanordnung

Durch optimierte Bauteilanordnung kann die Effizienz in der Fertigung enorm gesteigert werden (wenig Handarbeit / Nacharbeit).

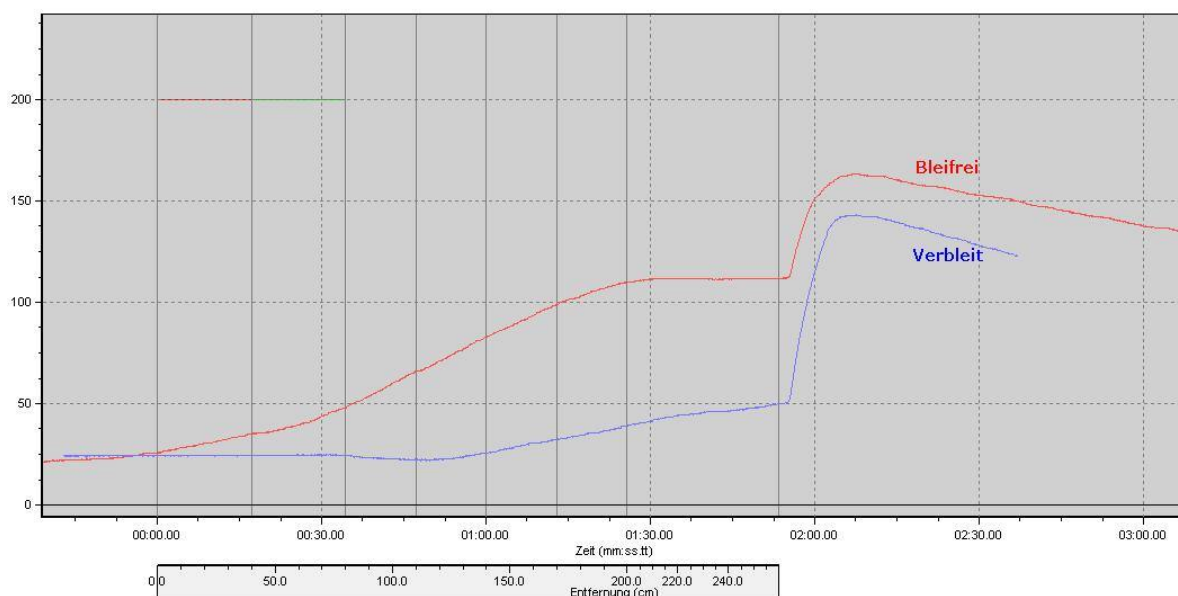
4.1.1 Selektives Wellenlöten

Befinden sich auf einer doppelseitig (TOP/BOT) SMT-bestückten Baugruppe zusätzlich zu verlötende THT-Komponenten muss das Layout ein selektives maschinelles Verlöten über die Lötwellen ermöglichen.

Voraussetzungen für den Einsatz einer Lötmaske sind:

- Zwischen SMT-Bauelementen in Chipform (1206, 0603, 0402, ...) und den zu verlötenden THT-Pins wird ein Abstand von $>2\text{mm}$ eingehalten. Je höher das benachbarte SMT Bauteil desto größer wird der einzuhaltende Abstand.
- Grundsätzlich sollten sich auf der Lötseite keine SMT-Bauelementen mit einer Bauhöhe $>7\text{mm}$ befinden.

4.2 Lötprofil Welle



5 Prüfbarkeit einer Baugruppe

Das Layout einer Baugruppe hat erhebliche Auswirkungen auf die erzielbare Prüftiefe.

5.1 Konstruktive Designregeln

5.1.1 Kontaktierung

Um die Baugruppe In-Circuit testen zu können, müssen sämtliche elektrischen Netze per Nadel kontaktierbar sein. Kontaktiert werden kann auf THT-Lötstellen, Testpads und Vias (Priorität 3). Eine einseitige Kontaktierung ist aus Kostengründen anzustreben.

5.1.2 Fangbohrungen

Um den Prüfling im Adapter sicher zu führen, sollten zusätzliche, gemeinsam mit dem Leiterbild gebohrte, Führungsbohrungen mit einem Bohrdurchmesser von 2,0 mm bis 3,5mm vorgesehen werden. Für ein sicheres und nicht verpolbares Einlegen der Baugruppe empfiehlt es sich, die Führungsbohrungen asymmetrisch anzuordnen.

5.1.3 Testpunkte

Priorität 1: 100mil Nadel (Standardnadel)

- Durchmesser Testpad: >0.8mm
- Abstand benachbarter Testpads (Mittelpunkt <-> Mittelpunkt): >2.05mm

Priorität 2: 75mil Nadel

- Durchmesser Testpad: >0.4mm (bevorzugt >0.5mm)
- Abstand benachbarter Testpads (Mittelpunkt <-> Mittelpunkt): >1.65mm

Priorität 3: 50mil Nadel (nur nach Rücksprache mit exceet electronics einsetzbar)

- Durchmesser Testpad: >0.2mm
- Abstand benachbarter Testpads (Mittelpunkt <-> Mittelpunkt): >1.25mm

5.2 Elektrische Designregeln

5.2.1 Stombelastung bei Funktionstests

Wenn bei einem Funktionstest Ströme >0.5A anliegen, sollten für das betroffene Netz mehrere Kontaktierungspunkte vorgesehen werden.

5.2.2 Serienwiderstandsarrays / Serienwiderstände

Um feststellen zu können ob das richtige Array bestückt wurde reicht es ausreichend 1 Widerstand des Arrays zu kontaktieren. Bei in Serie verschalteten Einzel-Widerständen ist ein Testpunkt am Anfang und am Ende der Kette ausreichend.

5.2.3 Kelvinmessung (4-Draht Messung)

Um Widerstände <22Ω messen zu können werden 4 Testpunkte benötigt. (siehe Skizze). Sollte dies nicht möglich sein, sollten wenigstens drei Testpunkte (1, 2, 3 oder 2, 3, 4) gesetzt werden.



Prinzipische Skizze 4-Draht Messung

6 Lackierbarkeit einer Baugruppe

Das Layout muss für alle gängigen Lackierverfahren (Tauchen, Fluten, Sprühen, etc.) geeignet sein. Bauteile die nicht lackiert werden dürfen (Stecker, Buchsen, Taster, Piepser, Dip-Schalter, LEDs, etc.) müssen entsprechend maskiert werden können.

Voraussetzung:

Sämtliche zu maskierende Bauelemente sind umlaufend >2mm frei von benachbarten Bauelementen.

7 Referenzen

Abnahmekriterien für elektronische Baugruppen - IPC-A-610

8 Ansprechpartner

Ing. Andreas Treichl
Leitung QM, NPI / quality and NPI manager
mail: andreas.treichl@exceet.at
tel: +43/5373/43143-611

Ing. Christoph Rieser
New Product Introduction
mail: christoph.rieser@exceet.at
tel: +43/5373/43143-651

Dipl.Ing.(FH) Wolf Dietrich Metz
Entwicklung Layout / PCB Design
mail: wolf-dietrich.metz@exceet.at
tel: +43/5373/43143-542

Ing. Günther Unterrainer
Entwicklung Layout / PCB Design
mail: guenther.unterrainer@exceet.at
tel: +43/5373/43143-541

Reinhard Osterauer
Prozesstechnik / process engineer
mail: reinhard.osterauer@exceet.at
tel: +43/5373/43143-722

9 Haftungsausschluss

Die in diesem Dokument beschriebenen Verfahren und Anwendungsvorschläge stellen keine Garantie in irgendeiner Form dar.

Der Herausgeber übernimmt keine Haftung für die Richtigkeit und Vollständigkeit dieses Dokumentes und dessen Anwendung.

Die Firma exceet electronics behält sich vor, jederzeit technische Änderungen an diesem Dokument vorzunehmen, ohne Verpflichtung der Weitergabe dieser Informationen an die Anwender.

Die Verwendung des Know-hows in diesem Dokument beinhaltet keinen Haftungsanspruch an den Herausgeber.

Ohne ausdrückliche Genehmigung des Herausgebers darf dieses Dokument weder komplett, noch in Auszügen, dupliziert, an Dritte weitergegeben oder in eigenen Dokumentationen verwendet werden.

Dieses Dokument ist geistiges Eigentum des Herausgebers.